

Testi del Syllabus

Resp. Did.	CASELLI Stefano	Matricola: 004348
Anno offerta:	2016/2017	
Insegnamento:	1006623 - RETI LOGICHE	
Corso di studio:	3050 - INGEGNERIA INFORMATICA, ELETTRONICA E DELLE TELECOMUNICAZIONI	
Anno regolamento:	2014	
CFU:	6	
Settore:	ING-INF/05	
Tipo Attività:	B - Caratterizzante	
Anno corso:	3	
Periodo:	Primo Semestre	
Sede:	PARMA	



Testi in italiano

Lingua insegnamento	Italiano
Contenuti	<p>Reti Logiche: Programma del corso</p> <ul style="list-style-type: none">- Modelli delle reti logiche- Richiami di tecniche elementari di analisi e sintesi di reti combinatorie- Circuiti integrati combinatori SSI, MSI, LSI, programmabili (ROM, PLA, PAL, GAL, CPLD)- Tecniche di analisi e sintesi di reti sequenziali sincrone- Circuiti bistabili di memoria- Circuiti integrati sequenziali: registri, contatori, componenti sequenziali programmabili, banchi di memoria- Tecniche di analisi e sintesi di sistemi digitali complessi
Testi di riferimento	<p>Tesi consigliati:</p> <p>Sono rese disponibili sul sito del corso, lezione per lezione, le diapositive utilizzate in aula e tracce di esercizi risolti.</p> <p>Per una trattazione organica della disciplina si può fare riferimento ai testi indicati di seguito, a cui si ispira l'impostazione didattica del corso:</p> <ul style="list-style-type: none">- F. Vahid, Digital Design, John Wiley & Sons, 2007.- J.F. Wakerly, Digital Design: Principles and Practice, 4th Edition, Prentice-Hall, 2005. <p>Testi d'approfondimento e per esercizi:</p> <ul style="list-style-type: none">- C. Bolchini, C. Brandolese, F. Salice, D. Sciuto, Reti Logiche, Apogeo, 2004.- M.M. Mano, Digital Design, 3/E, Prentice Hall, 2002.- R.H. Katz, Contemporary Logic Design, 1st Edition, Addison Wesley, 1994.- R. Laschi, Reti Logiche, Esculapio, Bologna, 1994. <p>Sugli argomenti del corso sono disponibili numerosi altri testi, in Italiano e in Inglese, presso la Biblioteca Politecnica di Ingegneria e Architettura.</p>
Obiettivi formativi	<p>Il corso si propone di fornire agli studenti le conoscenze di base per l'analisi e la progettazione di sistemi digitali. Il corso presenta sia metodologie tradizionali, sia tecniche algoritmiche ed euristiche adottate nella progettazione industriale. L'enfasi del corso è posta sulla capacità di</p>

affrontare e risolvere problemi progettuali ad alto livello, anche mediante partizionamento in sottoproblemi, avvalendosi poi di metodologie e componenti appropriati per risolvere i singoli sottoproblemi.

Al termine del corso lo studente sarà in grado di applicare direttamente le conoscenze acquisite nei seguenti ambiti:

- Analisi e progettazione di reti combinatorie di piccole o medie dimensioni, sia con componenti elementari sia con moduli integrati a media e larga scala di integrazione;
- Analisi e progettazione di reti sequenziali sincrone di piccole o medie dimensioni, mediante componenti elementari e/o moduli funzionali come registri, contatori, memorie;
- Interfacciamento di sistemi digitali con segnali esterni anche con impiego di memorie di tipo latch;
- Utilizzo di tecniche comportamentali e strutturali nella progettazione di sistemi digitali, con considerazione di aspetti di costo e di prestazione;
- Utilizzo di tecniche di problem solving per scomporre problemi progettuali complessi in problemi di dimensioni più contenute affrontabili separatamente.

Prerequisiti

E' presupposta la conoscenza delle porte logiche, dell'Algebra di Boole e di elementi di sintesi combinatoria. Le tecniche elementari di ottimizzazione combinatoria (mappe, semplificazione di espressioni) sono riprese molto succintamente nel corso come punto di partenza.

Metodi didattici

Il corso impegna lo studente per circa 54 ore di attività didattica assistita (lezioni ed esercitazioni in aula, se possibile una esercitazione in laboratorio). La parte prevalente del corso è costituita dalle lezioni ed esercitazioni in aula, con uso di lavagna, trasparenze e diapositive in base alle esigenze. Molto tempo è riservato alla attività di design, sviluppata sulla lavagna tradizionale per raccogliere anche i contributi progettuali degli studenti più vivaci.

E' inoltre previsto un seminario / laboratorio (2 ore) per presentare strumenti CAD industriali di progettazione di sistemi digitali basati su logiche programmabili (schematic entry, VHDL, simulazione digitale, mapping su logiche programmabili specifiche).

Sono proposte in corso d'anno due prove intermedie ed assegnamenti progettuali da svolgere a casa per mantenere gli studenti al passo ed esonerarli da parti dell'esame.

Altre informazioni

Portale per il sito del corso: <http://elly.dii.unipr.it>

Il materiale didattico e di supporto è reso disponibile sul sito del corso lezione per lezione agli studenti frequentanti.

Modalità di verifica dell'apprendimento

Due prove scritte a metà e a conclusione del corso (modo suggerito) oppure una prova scritta complessiva in occasione degli appelli ufficiali d'esame. Le prove scritte sono costituite da esercizi di progettazione ed analisi di sistemi digitali, eventualmente integrati da domande di teoria.

Programma esteso

___Reti Logiche: Programma dettagliato del corso___

Introduzione ai sistemi digitali

- 1 - Ruolo dei sistemi digitali. La rappresentazione dell'informazione.
- 2 - La macchina di Von Neumann.
- 3 - Evoluzione delle tecnologie elettroniche.
- 4 - Finalità e limiti dei sistemi digitali.

Reti combinatorie

- 1 - Richiami: Espressioni canoniche e generali SP e PS. Analisi e sintesi di funzioni completamente specificate mediante mappe di Karnaugh.
- 2 - Estensione delle tecniche di analisi e sintesi per reti combinatorie a due livelli: Funzioni incompletamente specificate. Reti a più uscite. Analisi e sintesi di reti a NAND e a NOR.
- 3 - Reti a più livelli e progettazione con moduli integrati: Fattorizzazione e scomposizione di espressioni. Progettazione mediante composizione di moduli combinatori integrati. Famiglia logica SSI. Componenti MSI e LSI. Multiplexer, Decoder, Demultiplexer, Encoder, Encoder Prioritario, ROM, componenti AOI.

4 - Tecnologie di interconnessione: Porte three-state, buffer, transceiver, bus. Realizzazione di MUX e DEMUX mediante buffer three-state.
 5 - Logiche programmabili semplici (ROM, PLA, PAL, GAL).
 6 - Fenomeni transitori nelle reti combinatorie: alee statiche e dinamiche.
 7 (argomento opzionale) - Strumenti CAD per la sintesi di reti combinatorie: Algoritmo di Quine-McCluskey. Espresso. Simulazione logica.

Reti sequenziali sincrone

1 - Modelli di Mealy e di Moore. Analisi di circuiti logici elementari con ritardi e retroazione. Funzionamento in modo fondamentale. Funzionamento con segnale di clock.
 2 - Reti per la memorizzazione dello stato: Latch SR e D; Flip-Flop D, JK e T. Problemi di temporizzazione. Temporizzazione delle reti sincrone.
 3 - Automi a stati finiti: Strumenti di definizione dell'automa (diagramma degli stati, tabella di flusso e linguaggio di descrizione). Minimizzazione degli stati.
 4 - Procedimenti di analisi e di sintesi di reti sequenziali sincrone: Codifica degli stati. Codifica ottima e codifica one-hot. Marcatura dello stato con diversi tipi di Flip-Flop e Latch.
 5 - Comandi di Preset e Clear nei Flip-Flop sincroni. Reti con ingressi asincroni o impulsivi.
 6 - Progettazione di contatori: contatori binari, ad anello, Johnson, con ciclo di conteggio arbitrario. Progettazione di registri paralleli e seriali. Ingressi di controllo nei contatori e nei registri.
 7 - Logiche programmabili sequenziali e complesse (CPLD, FPGA).

Analisi e sintesi di sistemi digitali complessi

1 - Progettazione strutturale di reti sequenziali con moduli integrati (registri, contatori, registri a scorrimento, MUX, etc.).
 2 - Progettazione di banchi di memoria.
 3 - Suddivisione tra parte di controllo e datapath. Progettazione di controllori.
 4 - Componenti combinatori per il datapath e dedicati: Circuiti aritmetici (sommatori, comparatori, ALU). Convertitori di codice. Circuiti per controllo di parità e codice di Hamming. Circuiti a EXOR.
 5 - Pipelining.
 6 (argomento opzionale) - Formalismi per la descrizione dell'hardware.



Testi in inglese

Lingua insegnamento	Italian
Contenuti	<p>Digital Design: Course Syllabus</p> <ul style="list-style-type: none"> - Models of digital circuits - Recall of elementary techniques for analysis and synthesis of combinational circuits - Integrated combinational circuits: SSI, MSI, LSI, programmable circuits (ROM, PLA, PAL, GAL, CPLD) - Analysis and synthesis techniques for synchronous sequential circuits - Bistable memory circuits - Integrated sequential circuits: registers, counters, sequential programmable components, memory banks - Analysis and synthesis techniques for complex digital systems
Testi di riferimento	<p>Recommended textbooks:</p> <p>Lecture notes and exercises with solutions are made available on the course web site to registered students.</p> <p>For a comprehensive treatment of the subject please refer to the following textbooks, which the course draws inspiration from:</p> <ul style="list-style-type: none"> - F. Vahid, Digital Design, John Wiley & Sons, 2007. - J.F. Wakerly, Digital Design: Principles and Practice, 4th Edition, Prentice-

Hall, 2005.

Additional textbooks (to probe further specific subjects or to look for exercises):

- C. Bolchini, C. Brandolese, F. Salice, D. Sciuto, Reti Logiche, Apogeo, 2004.
- M.M. Mano, Digital Design, 3/E, Prentice Hall, 2002.
- R.H. Katz, Contemporary Logic Design, 1st Edition, Addison Wesley, 1994.
- R. Laschi, Reti Logiche, Esculapio, Bologna, 1994.

The course covers a very classical computer engineering discipline. Hence, a number of textbooks dealing with the subject are available in the Engineering School Library, in Italian as well as in English.

Obiettivi formativi

Course learning objectives are to provide students with knowledge and understanding of fundamental techniques for digital system analysis and design. Both traditional methodologies suitable for paper and pencil and algorithmic techniques adopted in industrial Design Automation flows are presented. Emphasis is placed on the development of problem solving capabilities, including the ability to address design problems at high level by partitioning them into subproblems and exploiting the most appropriate components and techniques for individual subproblems.

At the end of the course, students will be able to directly apply the learned techniques in the following contexts:

- Analysis and design of small to medium combinational circuits using logic gate as well as LSI and MSI components;
- Analysis and design of small to medium synchronous sequential circuits using logic gates and flip-flops as well as functional modules such as registers, counters, memories;
- Interfacing digital systems with external signals using latches and flip-flops;
- Behavioral and structural approaches in the design of digital systems, taking into account cost and performance issues;
- Ability to use a problem solving approach to partition complex problems into manageable subproblems that can be individually tackled and solved.

Prerequisiti

Knowledge of fundamental gates, Boolean algebra and some basics of combinational synthesis is assumed. Elementary techniques for combinational synthesis (K-maps, expression simplification) will be quickly recalled before delving into more advanced course topics.

Metodi didattici

The course includes about 54 hours of supervised learning activity (lectures and exercises in classroom, and if possible a laboratory activity). Most of the course involves lectures and exercises in classroom using chalkboard, overhead projector, and/or computer slides as needed. A large fraction of lecture time is reserved for design activities, typically carried out on the main chalkboard to include design suggestions from the more lively students attending the class.

A 2 hour seminar in the lab is planned to overview digital design techniques with programmable logic components using industrial CAD tools (schematic entry, VHDL, digital simulation, project mapping on assigned programmable components).

During the semester, two midterms as well as a few exercise or theory home assignments are administered to keep students on pace with the course and exempt them from the final exam.

Altre informazioni

Course web site available at: <http://elly.dii.unipr.it> for registered students. Teaching material is published on the web site as course progresses.

Modalità di verifica dell'apprendimento

Recommended mode: Two written midterms at half and end of lecturing period. Otherwise: Comprehensive written test during an official exam sessions. Written tests (as well as midterms) always include exercises with design and analysis of several types of digital circuits, covering all the course topics. Written tests may also include one or few quizzes about more theory-oriented topics. More frequently, theory must be known and used to solve the proposed design problems.

Introduction to digital systems

- 1 - The role of digital systems. Digital representation of information.
- 2 - Von Neumann's architecture.
- 3 - Evolution of electronic technologies.
- 4 - Objectives and limitations of digital systems.

Combinational logic design

- 1 - Review: Canonical and general logic expressions (SoP and PoS). Analysis and synthesis of fully specified logic functions based on Karnaugh maps.
- 2 - Other two-level logic analysis and synthesis techniques: Incompletely specified logic functions. Multiple output circuits. Analysis and synthesis of NAND and NOR circuits.
- 3 - Multilevel logic and integrated circuit-based design: Expression factorization and decomposition. Combinational logic design based on standard integrated circuits. SSI logic family. MSI and LSI parts (Multiplexers, Decoders, Demultiplexers, Encoders, ROMs, AOI components).
- 4 - Interconnection technologies: Three-state gates, buffers, transceivers, busses. Three-state based MUX and DEMUX implementation.
- 5 - Combinational programmable logic (ROM, PLA, PAL, GAL).
- 6 - Transient phenomena in combinational circuits: static and dynamic hazards.
- 7 (optional topic) - CAD tools for combinational network design: Quine-McCluskey algorithm. Espresso. Logic simulation.

Synchronous sequential logic design

- 1 - Mealy and Moore machines. Elementary logic circuits with delays and feedback. Fundamental mode operation. Clocked operation.
- 2 - Basic memory elements: SR and D Latches; D, JK, and T Flip-Flops. Timing problems. Timing in synchronous circuits.
- 3 - Finite state automata: Automata description techniques (state diagram, flow table, description language). State minimization.
4. Analysis and synthesis of synchronous sequential circuits: State encoding. Optimal and one-hot encodings. State memory implementation with Flip-Flops and Latches.
- 5 - The synchronous/asynchronous interface: Flip-Flops with Preset and Clear commands. Management of asynchronous and pulsed inputs in synchronous circuits.
- 6 - Counters and Registers: Design of binary counters, ring counters, Johnson counters, counters with arbitrary state encoding. Parallel registers and shift registers. Control inputs in counters and registers.
- 7 - Sequential programmable logic (CPLD, FPGA).

Analysis and synthesis of complex digital systems

- 1 - Sequential circuit design using standard integrated circuits (registers, counters, shift-registers, sequencers, MUXes, etc.).
- 2 - Memory banks design.
- 3 - Complex circuit design by decomposition into datapath and control unit. Control unit design.
- 4 - Data path components and dedicated combinational components: Arithmetic circuits (adders, comparators, ALU). Transcoders. Parity and Hamming circuitry. XOR-based circuits.
- 5 - Design techniques for pipelined circuits.
- 6 (argomento opzionale) - Hardware description languages.